

GEWUSST WIE!

Interface zum Taschenrechner

Werner VENETZ

-H P

Wer hat nicht schon mit dem Gedanken gespielt, seinen Taschenrechner an ein anderes Gerät anzuschliessen? Wie man so etwas realisieren kann und wie man dazu vorgeht, soll Ihnen der nachstehende Artikel aufzeigen.

Das Interface findet auf einer Europakarte Platz und ist einfach zu realisieren. Am Rechner selbst muss kein Eingriff vorgenommen werden, da nur die Tastenmatrix abgegriffen wird. Es wird mit dem DATA-Bus des Mikroprozessors verbunden. Ein Flag steht dem μP zur Verfügung um den Status des Rechners zu erkennen.

In Verbindung mit den Programmierbaren von Texas Instruments wie SR-52, TI 58/59 und dem Printer PC 100 bietet das Interface folgende Möglichkeiten:

- Auflisten der Memory-Inhalte des μP -Systems
- Steuerung der Taschenrechnerprogramme durch den μP (z.B. 'Pause'-Funktion beim SR-52)
- Programmierung des Taschenrechners mit dem μP und somit Speicherung von Programmen auf Kassette
- Zusammen mit einem A/DC kann ein echtes Off-Line-System aufgebaut werden: Jede beliebige Messgrösse wird vom μP in beliebigen Zeitabständen gelesen, evtl. zwischengespeichert und die Messdaten an den Taschenrechner weitergegeben, der dann mit seinem eigenen Programm, z.B. statistische Berechnungen durchführt
- Besonders interessant dürfte eine Anwendung sein, bei der der TI 58/59 von einem PET bedient wird

TASCHENRECHNER-INTERFACE FUER μP -SYSTEME

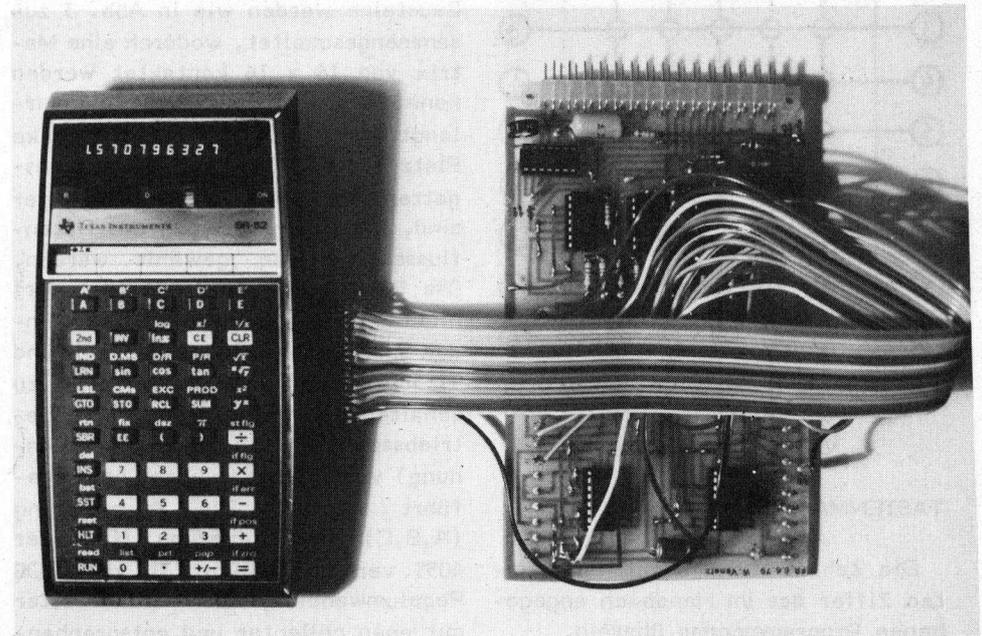
Die Bausteine von Mikrocomputern und Mikroprozessorsystemen sind heute schon so preisgünstig, dass die Digitalelektronik für den Bastler ein erschwingliches Hobby geworden ist. Das Interesse erwacht dabei oft aus der Neugier am Aufbau eines Taschenrechners. Die ersten Versuche werden dann mit einfachen digitalen IC's gemacht und münden früher oder später in einem μP -System. Wenn es dann um die Anschaffung von Peripheriegeräten wie Printer, TV-Monitor oder Floppy-Disk geht, muss man schon wesentlich tiefer in die Tasche greifen. Wenigstens was den Drucker betrifft, möchte dieser Artikel eine preisgünstige Lösung vorstellen, sofern man einen Taschenrechner mit

Printer besitzt, z.B. TI 58/59 oder PC 100.

Ein Eingriff in die Hardware des Printers oder Taschenrechners wäre schwierig, weil dessen Aufbau unbekannt ist. Dagegen kann man kaum von einem Eingriff sprechen, wenn statt dem Tastendruck der nötige Kontakt durch einen elektronischen Schalter verursacht wird. Dazu ist es nötig, die zu- und abführenden Leitungen der Tastaturmatrix abzugreifen. Der vorliegende Bericht soll zeigen, wie mit Hilfe einer einfachen Interfaceschaltung die (Tasten-)Steuerung eines Taschenrechners von einem μP -System übernommen werden kann.

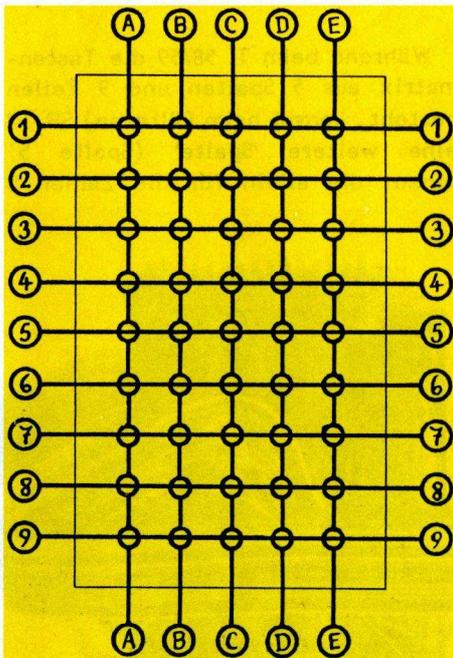
DIE TASTENMATRIX

Während beim TI 58/59 die Tastenmatrix aus 5 Spalten und 9 Zeilen besteht, kommt beim (älteren) SR-52 eine weitere 'Spalte' (Spalte 5) hinzu, die allein für die Zahlen 0



bis 9 bestimmt ist und somit noch eine weitere 'Zeile' benötigt (Zeile 15). Durch einen Tastendruck wird die entsprechende Spaltenleitung mit der korrespondierenden Zeilenleitung verbunden. Dabei ist zu beachten, dass dieser Tastendruck entprellt ist und somit an den elektronischen Schalter folgende Bedingungen gestellt werden müssen:

- Die Taste (bzw. der Kontakt) muss für eine gewisse Zeit gedrückt (bzw. hergestellt) sein
- Von einem Tastendruck zum anderen muss eine Ruhepause ausgespart bleiben
- Keht der Rechner aus dem RUN-Modus in den RECHNEN-Modus zurück, oder hat er soeben eine (längere) Operation beendet, muss ebenfalls eine gewisse Zeit verstreichen bis ein neuer Befehl akzeptiert wird. - Die Geschwindigkeit einer Befehlsfolge wird durch diese Bedingung festgelegt.

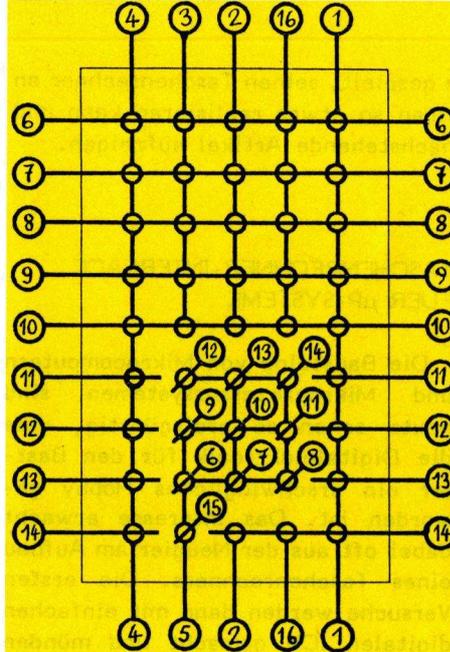


TASTENMATRIX TI-58/59

Die Zahlen stimmen mit der zweiten Ziffer des im Handbuch angegebenen Programmcodes überein.

TASTENMATRIX SR-52

Die Zahlen entsprechen der Reihenfolge des Verbindungsbuses der Tastenmatrix im Innern des Rechners.



DIE "ELEKTRONISCHE TASTE"

Als Ersatz für den Tastenkontakt eignet sich vorzüglich der CMOS-Baustein 4051. Es handelt sich hierbei um einen adressierbaren 8-Kanal (8 zu 1) Analogschalter, der zusätzlich durch ein High an CE gesperrt werden kann. Vier solche Bausteine werden wie in Abb. 3 zusammengeschaltet, wodurch eine Matrix von 16 x 16 kontaktet werden kann, was zwar mehr ist als verlangt, aber noch für andere Zwecke Platz bietet. Da die Transmissionsgatter der 4051 bilaterale Schalter sind, kann die Richtung des Datenflusses beliebig gewählt werden. Die Betriebsspannung des 4051 darf nicht kleiner als die zu schaltenden Spannungen sein. Beim SR-52 und TI 58/59 sind Impulse von 9 Volt zu schalten, so dass die 9 Volt Betriebsspannung (nicht Batteriespannung) vom Taschenrechner herbeigeführt werden. Die Adressierung (A,B,C) und Steuerung (CE) der 4051 verlangt darum TTL zu CMOS Pegelumwandler, die durch Gatter mit open collector und entsprechen-

den Pullup-Widerständen realisiert werden. Die 8 Bit des μP -DATA-Bus reichen genau aus, die 16 x 16 Matrix zu adressieren und werden wie in Abb. 3 mit den vier niederwertigsten Bit für die Eingänge (bzw. Ausgänge) und den vier hochwertigsten Bit für die Ausgänge (bzw. Eingänge) verdrahtet. Für höhere Ansprüche können noch 8-Bit-Latches dazwischengeschaltet werden.

TIMING

Wie oben erwähnt, müssen für die Befehlsgebung bestimmte Impulslängen berücksichtigt werden. Dies wird durch die zwei Monoflops (IC 74123) und einige NAND-Gatter erreicht. Für die zeitliche Steuerung der Befehlstransfers sind zwei adressierbare Peripherieleitungen

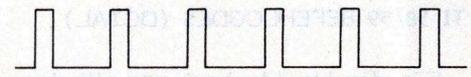
	1	2	3	4	5	
1	A' A 21	B' B 41	C' C 61	D' D 101	E' E 121	1
2	2nd 22	INV 42	log lnx 62	x! CE 102	1/x CLR 122	2
3	IND LRN 23	D.MS sin 43	D/R cos 63	P/R tan 103	\sqrt{x} \sqrt{y} 123	3
4	LBL GTO 24	CMC STO 44	EXC RCL 64	PROD SUM 104	x ² y ^x 124	4
5	rtn SBR 25	fix EE 45	() 65	dsz 105	st fig ÷ 125	5
6	del INS 26	7	8	9	if fig X 126	6
7	bst SST 27	4	5	6	- 127	7
8	rset HLT 30	1	2	3	if pos + 130	8
9	read RUN 31	list 0	prt • 71	pap +/- 111	if zro = 131	9
	1	2	3	4	5	

SR-52 BEFEHLSCODES (OCTAL)

Den Hexadezimalcode erhält man durch die am Rand vermerkten Zahlen und zwar: 1. Zahl = Spalte, 2. Zahl = Zeile. Z.B. "STO": octal = 44, hexadezimal = 24. Eine Ausnahme bilden die Zahlen 0 bis 9. Sie sind gleich für octal und hexadezimal.

nötig. Die Peripherieleitung \$ 11 macht das READY-Signal valid, womit dem μ P-System gemeldet wird, ob er einen Befehl übermitteln darf. Ist es soweit, setzt der Prozessor den Befehl auf den DATA-Bus und startet durch einen Negativimpuls auf der Peripherieleitung \$ 10 den Befehlstransfer: Das MF 1 wird gestartet, was zur Folge hat, dass die Transmissionsgatter der 4051 freigegeben werden und damit eine Taste 'gedrückt' wird. Da dies eine gewisse Zeit dauern soll, wird durch das MF 1 auch STOPLOW valid. Dieses Signal sperrt den Takteingang des μ Prozessors und stoppt dadurch während einigen Millisekunden den Ablauf des Programms. (Sind die Adressen der 4051 über ein 8-Bit-Lache mit dem DATA-Bus verbunden, muss der Prozessor nicht angehalten werden, so dass er schon den nächsten Befehl aufarbeiten kann. Der Anschluss STOPLOW würde in

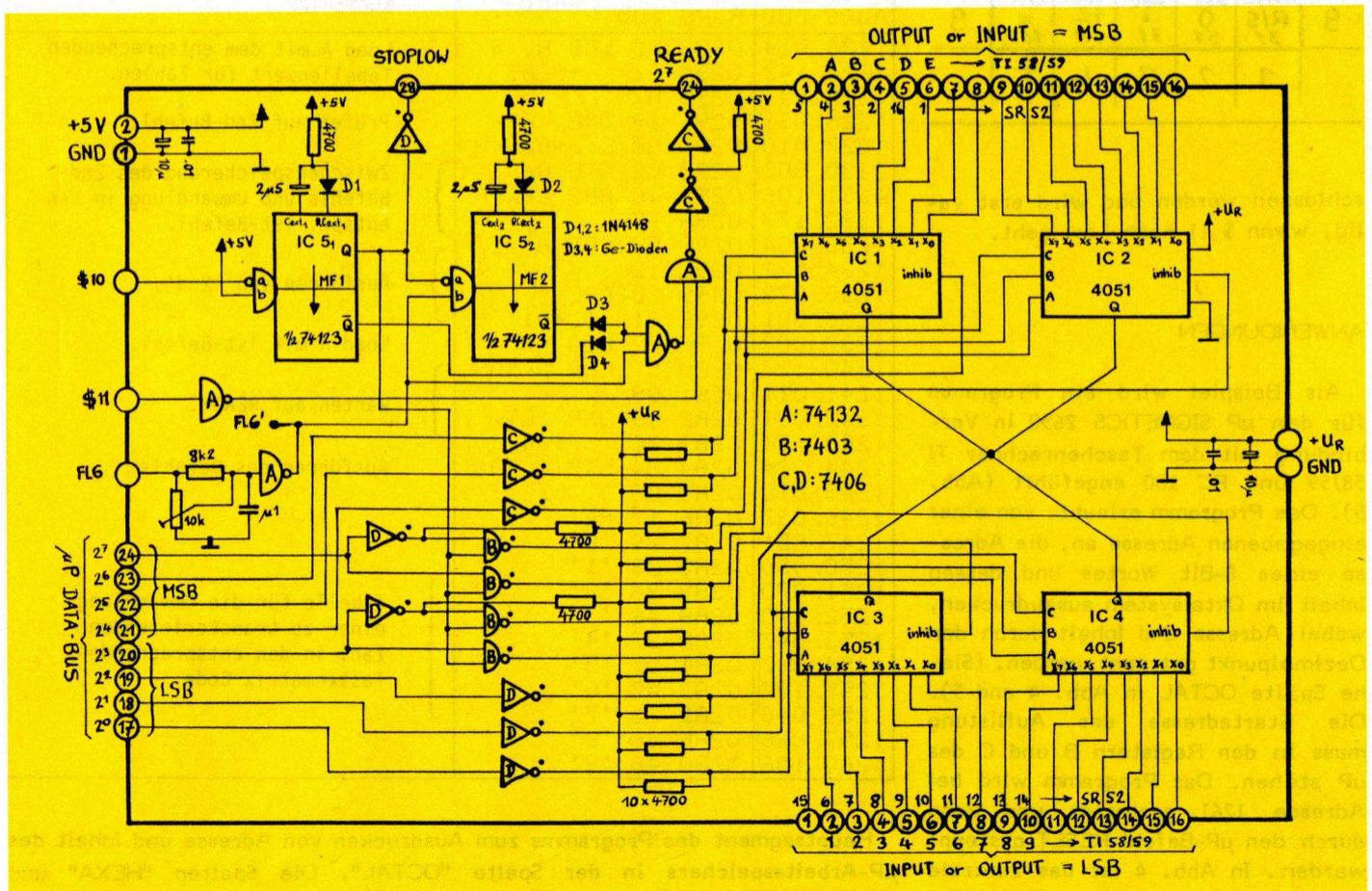
diesem Fall freibleiben, während der Enable-Anschluss der DATA-Laches mit \$ 10 verbunden werden müsste.) Sobald der Befehl vom Taschenrechner akzeptiert wird, geht FLG' nach Low und bleibt solange erhalten, bis die Operation ausgeführt ist und der Rechner in den Ruhestand zurückkehrt. Dann wird MF 2 gestartet (evtl. nochmals), um die verlangte Ruhepause einzuhalten. Erst wenn dieses MF zurückkehrt, wird READY aktiv und ein neuer Befehl kann übermittelt werden.



dagegen sowohl im RUN-Modus als auch während einer Operation invertiert auftritt. Dieses Signal wird durch Integration so verarbeitet, dass am Messpunkt FLG' im RUN-Modus ein L, dagegen im Ruhe-Modus ein H vorliegt. Die Impulssignale sind in beiden Rechnern SR-52 und TI 58/59 vorhanden. Für andere Rechner muss ein entsprechendes Signal gefunden werden. Das transformierte Rechner-signal wird zusammen mit den beiden Ausgängen von MF 1 und 2 über ein ODER-Gatter (durch NAND-Gatter und zwei Ge-Dioden realisiert) verknüpft und an ein NAND-Gatter (Gatter C in Abb. 3) mit open collector gelegt. Das so gebildete Ready-Signal kann an irgendein Bit des DATA-Bus ange-

DAS READY-SIGNAL

Das μ P-System muss über den Operationszustand des Rechners orientiert sein. Dazu haben wir im Rechner ein Signal gefunden, das im Ruhe-Modus folgendes Bild hat:



Schaltschema des μ Prozessor-Taschenrechner Interfaces.

TI 58/59 BEFEHLSCODES (OCTAL)

Für den Hexadezimalcode gilt dasselbe wie für SR-52, die Zahlen 0 bis 9 bilden jedoch hier keine Ausnahme.

	1	2	3	4	5	
1	A' A 21	B' B 41	C' C 61	D' D 101	E' E 121	1
2	2nd 22	INV 42	log lnx 62	CP CE 102	CLR 122	2
3	Pgm LRN 23	P+R x=t 43	sin x ² 63	cos √x 103	tan 1/x 123	3
4	Ins SST 24	CHS STO 44	Exc RCL 64	Prd SUM 104	Ind y ^x 124	4
5	Del BST 25	Eng EE 45	Fix (65	Int) 105	IXI ÷ 125	5
6	Pause GTO 26	x=t 7 46	Nop 8 66	Op 9 106	Deg X 126	6
7	Lbl SBR 27	x>t 4 47	Σ+ 5 67	Σ 6 107	Rad - 127	7
8	St flg RST 30	If flg 1 50	D.MS 2 70	π 3 110	Grd + 130	8
9	Write R/S 31	Dsz 0 51	Adv • 71	Prt +/- 111	List = 131	9
	1	2	3	4	5	

geschlossen werden und wird erst valid, wenn \$ 11 nach Low geht.

ANWENDUNGEN

Als Beispiel wird ein Programm für den µP SIGNETICS 2650 in Verbindung mit dem Taschenrechner TI 58/59 und PC 100 angeführt (Abb. 5). Das Programm erlaubt, von einer eingegebenen Adresse an, die Adresse eines 8-Bit Wortes und dessen Inhalt im Oktalsystem auszudrucken, wobei Adresse und Inhalt durch den Dezimalpunkt getrennt werden. (Siehe Spalte OCTAL in Abb. 4 und 5). Die Startadresse der Auflistung muss in den Registern B und C des µP stehen. Das Programm wird bei Adresse 1261 gestartet und kann durch den µP-Befehl RESET gestoppt werden. In Abb. 4 ist das zentrale Programmsegment kommentiert. Dieser Programmteil kann auch für an-

dere Zwecke benutzt werden und soll deshalb hier genauer beschrieben werden. Je nach Startposition der Subroutine werden folgende Operationen durchgeführt:

Start- Funktion
adresse
(octal)

- 1244 Der im Akkumulator A enthaltene Befehl wird ohne Rücksicht auf READY ausgeführt
- 1240 Wie bei 1244, wartet aber bis die Befehlsübermittlung klappt
- 1226 '2nd'-Befehle können durch das Bit 2 markiert werden. Ist dieses Bit gesetzt, ist in A ein 2nd-Befehl

1223 Die in A enthaltene Zahl kl.gl. 9 wird in die Anzeige des Rechners transferiert

1174 Das in A enthaltene Byte erscheint oktal in der Anzeige des Rechners

Das Programm funktioniert nur, wenn der Taschenrechner, wie in Abb. 3 eingezeichnet, angeschlossen wird. Die Codes des µP für die einzelnen Tasten sind in Abb. 6 zusammengestellt. Wie bei manueller Eingabe muss auch bei der µP-Steuerung die 2nd-Taste 'gedrückt' werden, wenn Zweitfunktionen verwendet werden sollen. Um diesen 2nd-Befehl zu ersparen, kann das Bit 2 gesetzt werden. Der Programmteil 1226 bis 1237 decodiert dann automatisch diesen 2nd-Befehl.

OCTAL	HEXA	MNEMONIC	KOMMENTAR
ADRS	ADRS		
1223.014	0293 0C	LOD A, (A)	Load A mit dem entsprechenden Tabellenwert für Zahlen.
1224.142	0294 62	+02A7	
1225.247	0295 A7		Prüfen auf 2nd-Befehl.
1226.031	0296 19	JMP GT,	
1227.010	0297 08	+08	Zwischenspeicherung des 2nd-Befehls und Umwandlung in den entspr. 1st-Befehl.
1230.302	0298 C2	STD A, C	
1231.106	0299 46	AND C, #7F	Ausführen von '2nd'.
1232.177	029A 7F		
1233.004	029B 04	LOD A, #12	Ausführen des Befehls.
1234.022	029C 12		
1235.073	029D 3B	CAL	Warten auf READY.
1236.001	029E 01	+01	
1237.002	029F 02	LOD A, C	Ausführen des Befehls.
1240.127	02A0 57	LOD D, #09	
1241.011	02A1 09		Tabelle für die Umwandlung einer zu transferierenden Zahl in den entsprechenden Tastenmatrix-Code.
1242.031	02A2 19	JMP GT,	
1243.174	02A3 7C	-04	
1244.324	02A4 74	STD A, #08	
1245.010	02A5 08		
1246.027	02A6 17	RET	
1247.051	02A7 29	'0'	
1250.050	02A8 28	'1'	
1251.070	02A9 38	'2'	
1252.110	02AA 48	'3'	
1253.047	02AB 27	'4'	
1254.067	02AC 37	'5'	
1255.107	02AD 47	'6'	
1256.046	02AE 26	'7'	
1257.066	02AF 36	'8'	
1260.106	02B0 46	'9'	

Hauptsegment des Programms zum Ausdrucken von Adresse und Inhalt des µP-Arbeitsspeichers in der Spalte "OCTAL". Die Spalten "HEXA" und "MNEMONOC" erhält man mit einem vom Autor dieses Artikels geschriebenen Dissembler-Programm.

ANZ(A)	1174,	167	027C	77	SET L, ^18	1266,	021	02B6	11			
	1175,	030	027D	18		1267,	010	02B7	08	LOD A, .+36		
	1176,	301	027E	C1	STO A,B	1270,	066	02B8	36			
	1177,	007	027F	07	LOD D, ^02	1271,	320	02B9	D0	RL A}		
	1200,	022	0280	02		1272,	320	02BA	D0	RL A} A*4		
	1201,	073	0281	3B	CAL Bit 2 ⁷ 2 ⁶	1273,	077	02BB	3F	CAL		
	1202,	013	0282	0B	.+0B	1274,	002	02BC	02	027C page		
	1203,	007	0283	07	LOD D, ^03	1275,	174	02BD	7C			
	1204,	003	0284	03		1276,	040	02BE	20	CLRA		
	1205,	073	0285	3B	CAL Bit 2 ⁵ 2 ⁴ 2 ³	1277,	073	02BF	3B	CAL		
	1206,	007	0286	07	.+07	1300,	122	02C0	52	.-2E "0"		
	1207,	007	0287	07	LOD D, ^03	1301,	073	02C1	3B	CAL		
	1210,	003	0288	03		1302,	135	02C2	5D	-23 "0"		
	1211,	073	0289	3B	CAL Bit 2 ² 2 ¹ 2 ⁰	1303,	004	02C3	04	LOD A, ^58		
	1212,	003	028A	03	.+03	1304,	130	02C4	58			
	1213,	165	028B	75	CLR L, ^18	1305,	073	02C5	3B	CAL "+"		
	1214,	030	028C	18		1306,	131	02C6	59	.-27		
	1215,	027	028D	17	RET	1307,	010	02C7	08	LOD A, .+27		
	1216,	040	028E	20	CLRA	1310,	047	02C8	27			
	1217,	321	028F	D1	RL B	1311,	077	02C9	3F	CAL adr (page)		
	1220,	320	0290	D0	RL A	1312,	002	02CA	02	027C		
	1221,	373	0291	FB	DSZ D NE,	1313,	174	02CB	7C			
	1222,	174	0292	7C	.-04	1314,	004	02CC	04	LOD A, ^39		
	•1223,	014	0293	0C	LOD A, (A)	1315,	071	02CD	39			
	1224,	142	0294	62	+02A7	1316,	073	02CE	3B	CAL "."		
	1225,	247	0295	A7		1317,	120	02CF	50	.-30		
	•1226,	031	0296	19	JMP GT,	1320,	073	02D0	3B	CAL		
	1227,	010	0297	08	.+08	1321,	013	02D1	0B	.+0B INH/INC		
	1230,	302	0298	C2	STO A,C	1322,	004	02D2	04	LOD A, ^59		
	1231,	106	0299	46	AND C, ^7F	1323,	131	02D3	59			
	1232,	177	029A	7F		1324,	073	02D4	3B	CAL		
	1233,	004	029B	04	LOD A, ^12	1325,	112	02D5	4A	.-36 "="		
	1234,	022	029C	12		1326,	004	02D6	04	LOD A, ^C9		
	1235,	073	029D	3B	CAL	1327,	311	02D7	C9			
	1236,	001	029E	01	.+01	1330,	077	02D8	3F	CAL		
	1237,	002	029F	02	LOD A,C	1331,	002	02D9	02	0296		
	•1240,	127	02A0	57	LOD D, π09	1332,	226	02DA	96	"prt"		
	1241,	011	02A1	09		1333,	033	02DB	1B	JMP		
	1242,	031	02A2	19	JMP GT,	1334,	132	02DC	5A	.-26		
	1243,	174	02A3	7C	.-04	INH	1335,	010	02DD	08	LOD A, e.+10	
	•1244,	324	02A4	D4	STO A, π08		1336,	220	02DE	90		
	1245,	010	02A5	08		1337,	077	02DF	3F	CAL		
	1246,	027	02A6	17	RET	1340,	002	02E0	02	027C ANZ(A)		
TAB	1247,	051	02A7	29	"0"	1341,	174	02E1	7C			
	1250,	050	02A8	28	"1"	INC	1342,	010	02E2	08	LOD A, .+0C	
	1251,	070	02A9	38	"2"		1343,	014	02E3	0C		
	1252,	110	02AA	48	"3"		1344,	330	02E4	D8	ISZ A NE,	
	1253,	047	02AB	27	"4"		1345,	006	02E5	06	.+06	
	1254,	067	02AC	37	"5"		1346,	011	02E6	09	LOD B, .+07	
	1255,	107	02AD	47	"6"		1347,	007	02E7	07		
	1256,	046	02AE	26	"7"		1350,	331	02E8	D9	ISZ B NE,	
	1257,	066	02AF	36	"8"		1351,	000	02E9	00	.+00	
	1260,	106	02B0	46	"9"		1352,	311	02EA	C9	STO B, .+03	
START	1261,	311	02B1	C9	STO B, .+3C		1353,	003	02EB	03		
	1262,	074	02B2	3C			1354,	310	02EC	C8	STO A, .+02	
	1263,	312	02B3	CA	STO C, .+3B		1355,	002	02ED	02		
	1264,	073	02B4	3B			1356,	027	02EE	17	RET	
	1265,	165	02B5	75	CLR L, ^11		Adr. {	1357,	002	02EF	02	LOD A,C
								1360,	360	02F0	F0	STO A, πDAT

Vollständige Auflistung des Programms zum Ausdrucken von Adresse und Inhalt (Spalte "OCTAL") des μ P-Arbeitsspeichers.